

HYBRID INTEGRATED CIRCUIT DEVICE, BOARD SHEET USED FOR MANUFACTURE THEREOF, AND ELECTRONIC EQUIPMENT WITH THE CIRCUIT DEVICE BUILT IN

Publication number: JP10012808 (A)

Publication date: 1998-01-16

Inventor(s): NUMANAMI MASAHIITO; TSUCHIYA KATSUJI; KAMISHIRO IWAMICHI; KIKUCHI SAKAE; NUNOKAWA YASUHIRO; ENDO TSUNEO; ADACHI TETSUAKI; SUDO KAZUO; SHIBUYA TAKESHI; MARUYAMA MASASHI

Applicant(s): HITACHI LTD; HITACHI TOBU SEMICONDUCTOR LTD; HITACHI MICROCOMPUTER SYST

Classification:


- international: **H01L25/18; H01L25/04; H01L25/18; H01L25/04;** (IPC1-7): H01L25/04; H01L25/18

- European:

Application number: JP19960159982 19960620

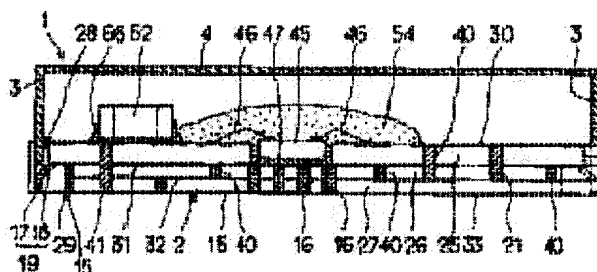
Priority number(s): JP19960159982 19960620

Also published as:

 JP3710557 (B2)

Abstract of JP 10012808 (A)

PROBLEM TO BE SOLVED: To realize miniaturization and cost reduction, and stabilize shield effect, by fixing a cap on an engaging part arranged on a wiring board, via an engaging part arranged on the cap. **SOLUTION:** A hybrid integrated circuit device 1 is constituted of a wiring board 2 wherein active components and passive components are built on the main surface and a cap 4 fixed on the main surface side of the wiring board 2. Since the hybrid integrated circuit device 1 constitutes rectangular structure, miniaturization is enabled. The cap 4 has a structure which can be fixed on an engaging part 29 arranged on the wiring board 2, via an engaging part 19 arranged on the cap 4, without using connecting material.; Especially, the engaging part 29 of the wiring board 2 is constituted of a latching part, and the engaging part 19 of the cap 4 is constituted of a hook which protrudes from the lower surface of the cap 4 and is hooked with the engaging part 29, so that the fixing of the cap 4 is facilitated. Thereby manufacturing cost can be reduced.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-12808

(43) 公開日 平成10年(1998) 1月16日

(51) Int.Cl.⁶

H 0 1 L 25/04
25/18

識別記号

庁内整理番号

F I

H 0 1 L 25/04

技術表示箇所

Z

審査請求 未請求 請求項の数14 O L (全 15 頁)

(21) 出願番号 特願平8-159982

(22) 出願日 平成8年(1996) 6月20日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233527

日立東部セミコンダクタ株式会社

埼玉県入間郡毛呂山町大字旭台15番地

(71) 出願人 000233169

株式会社日立マイコンシステム

東京都小平市上水本町5丁目22番1号

(72) 発明者 沼波 雅仁

東京都小平市上水本町五丁目20番1号 株

式会社日立製作所半導体事業部内

(74) 代理人 弁理士 秋田 収喜

最終頁に続く

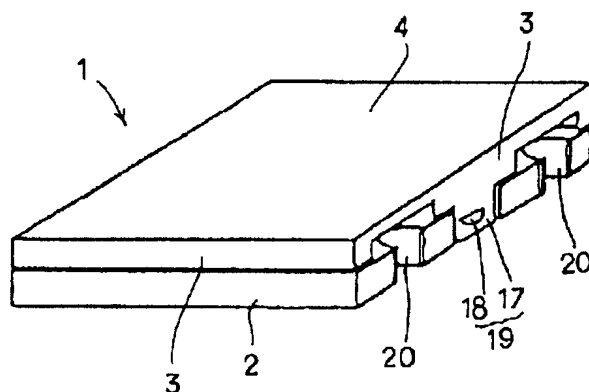
(54) 【発明の名称】 混成集積回路装置およびその製造に用いる基板シートならびにその混成集積回路装置を組み込んだ電子装置

(57) 【要約】

【課題】 実装状態でキャップが安定したシールド体として作用する小型の混成集積回路装置の開発。

【解決手段】 配線基板と、前記配線基板の主面に組み込まれる少なくとも一つ以上の能動部品および受動部品と、前記配線基板の主面を覆うように配線基板に固定されるキャップと、前記配線基板の裏面に設けられた複数の電極端子とを有する混成集積回路装置であって、前記キャップはキャップに設けられた係止部を介して前記配線基板に設けられた係止部に取り付けられており、かつ導電性の接合材で接続されていない構成になっている。前記配線基板の係止部は配線基板の側面に設けられた窪み部分や配線基板主面に設けられた孔部分で形成された引っ掛け部で構成され、前記キャップの係止部はキャップの下面から突出し前記引っ掛け部に引っ掛けられるフックで構成されている。

図 1



【特許請求の範囲】

【請求項 1】 配線基板と、前記配線基板の主面に組み込まれる少なくとも一つ以上の能動部品および受動部品と、前記配線基板の主面を覆うように配線基板に固定されるキャップと、前記配線基板の裏面に設けられた複数の電極端子とを有する混成集積回路装置であって、前記キャップはキャップに設けられた係止部を介して前記配線基板に設けられた係止部に取り付けられており、かつ導電性の接合材で接続されていないことを特徴とする混成集積回路装置。

【請求項 2】 前記配線基板の係止部は配線基板の側面に設けられた窪み部分や配線基板主面に設けられた孔部分で形成された引っ掛かり部で構成され、前記キャップの係止部はキャップの下面から突出し前記引っ掛かり部に引っ掛けられるフックで構成されていることを特徴とする請求項 1 に記載の混成集積回路装置。

【請求項 3】 前記キャップおよび前記キャップに設けられるフックはシールド体を形成するように表面または全体が導電体で形成されているとともに、前記フックは混成集積回路装置の電極端子を実装基板のランドに導電性の接合材の溶融によって固定する際、グランド用ランド部分に付着する接合材に接続されるように構成されていることを特徴とする請求項 1 または請求項 2 に記載の混成集積回路装置。

【請求項 4】 前記キャップの外周縁は前記配線基板の外周縁に一致または前記配線基板の外周縁よりも内側に位置していることを特徴とする請求項 1 乃至請求項 3 のいずれか 1 項に記載の混成集積回路装置。

【請求項 5】 前記配線基板において、所定箇所の配線部分に配線基板の厚さ方向に他の配線に接続されない導体によるインピーダンス素子が設けられていることを特徴とする請求項 1 乃至請求項 4 のいずれか 1 項に記載の混成集積回路装置。

【請求項 6】 前記能動部品として半導体チップが搭載されているとともに、前記半導体チップはその裏面にグランド電極が設けられ、このグランド電極を介して前記配線基板のグランド配線に接続されていることを特徴とする請求項 1 乃至請求項 5 のいずれか 1 項に記載の混成集積回路装置。

【請求項 7】 前記配線基板には電界効果トランジスタを構成する半導体チップが回路的に多段に接続されて高周波パワーモジュールを構成していることを特徴とする請求項 1 乃至請求項 6 のいずれか 1 項記載の混成集積回路装置。

【請求項 8】 平面的に複数の配線基板形成部を有し、前記配線基板形成部の境界で分断される混成集積回路装置製造用の基板シートであって、前記配線基板形成部の領域内または境界部分には、混成集積回路装置を構成するキャップを前記配線基板形成部に取り付けるために使用される係止部が設けられ、かつ前記配線基板形成部の

主面には能動部品および受動部品を搭載する配線が設けられ、裏面には外部電極となる電極端子が設けられていることを特徴とする基板シート。

【請求項 9】 前記各配線基板形成部の回路は隣接する配線基板形成部との間で抵抗ループを構成しない回路構成になっていることを特徴とする請求項 8 に記載の基板シート。

【請求項 10】 前記配線基板形成部において、所定箇所の配線部分に配線基板の厚さ方向に他の配線に接続されない導体によるインピーダンス素子が設けられていることを特徴とする請求項 8 または請求項 9 に記載の基板シート。

【請求項 11】 主面に混成集積回路装置を固定するためのランドを有する実装基板と、前記ランドに裏面の電極端子を介して重なる混成集積回路装置とを有し、前記ランドと電極端子は導電性の接合材で固定されてなる電子装置であって、前記混成集積回路装置は能動部品や受動部品を搭載した配線基板と、前記能動部品や受動部品等を被うように配線基板の主面に固定されるキャップと、前記配線基板の裏面に設けられた電極端子とを有し、前記混成集積回路装置のキャップはキャップに設けられた係止部を介して前記配線基板に設けられた係止部に取り付けられ、かつ前記キャップおよび前記キャップに設けられる係止部はシールド体を形成すべく導電体で形成されているとともに、前記キャップの係止部は前記実装基板のグランド用のランド部分の接合材に接続されていることを特徴とする電子装置。

【請求項 12】 前記配線基板の係止部は配線基板の側面に設けられた窪み部分や配線基板主面に設けられた孔部分で形成された引っ掛かり部で構成され、前記キャップの係止部はキャップの下面から突出し前記引っ掛かり部に引っ掛けられるフックで構成されていることを特徴とする請求項 11 に記載の電子装置。

【請求項 13】 前記混成集積回路装置の配線基板において、所定箇所の配線部分に配線基板の厚さ方向に他の配線に接続されない導体によるインピーダンス素子が設けられていることを特徴とする請求項 11 または請求項 12 に記載の電子装置。

【請求項 14】 前記配線基板には電界効果トランジスタを構成する半導体チップが回路的に多段に接続されて高周波パワーモジュールを構成していることを特徴とする請求項 11 乃至請求項 13 のいずれか 1 項に記載の電子装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は低温焼成の配線基板を用いた表面実装型の混成集積回路装置およびその製造に用いる基板シートならびにその混成集積回路装置を組み込んだ電子装置に関し、特にセルラー電話機等の送信部に用いる小型の高周波電力増幅装置（高周波パワーモ

ジュール：RFパワーモジュール）に適用して有効な技術に関する。

【0002】

【従来の技術】自動車電話、携帯電話等の移动通信機器無線部に使用されるRFパワーモジュールは、金属製のフランジとキャップとによってパッケージが形成されている。また、前記パッケージの一側面から信号端子等の電極端子を突出させるとともに、パッケージの両端下部からグランド電極を兼ねた取付用フィンを突出させる構造となっている。

【0003】また、前記パッケージ内において、前記フランジ上には両面に導体を有する配線基板が固定されている。この配線基板は、誘電体基板の表面に回路パターンを設け、裏面にグランド（GND）パターンを設けた所謂マイクロストリップライン構造となっている。また、前記配線基板は、部分的に穴が設けられている。そして、前記穴底のフランジ部分には熱伝導性の良好なヒートシンクが固定されている。前記ヒートシンクには電界効果トランジスタからなる半導体チップが固定されている。

【0004】高周波パワーモジュール（高周波電力増幅用MOS・パワーモジュール）については、日立評論社発行「日立評論」1993年第4号、同年4月25日発行、P12～P26に記載されている。同文献には、幅2.2mm、奥行き1.2mm、高さ3.7mmのE型の高周波パワーモジュールが開示されている。

【0005】また、VCO、DC/DCコンバータ等の高周波混成集積回路装置では、キャップは半田を介して基板に取り付けられている。VCO、DC/DCコンバータについては、株式会社「村田製作所」発行、カタログ、カタログ番号K10-2、1996年4月2日発行、P487およびP710に記載されている。

【0006】

【発明が解決しようとする課題】従来の高周波パワーモジュールは、大別すると、金属製のフランジ（ヘッダ）と、このフランジ上に固定される配線基板と、前記配線基板に設けた穴を利用しかつ前記フランジに固定したヒートシンク上に固定される半導体チップと、前記フランジに固定され前記配線基板を覆うキャップと、前記配線基板に固定され先端を前記キャップの外に突出させる電極端子（リード）とからなっている。また、前記フランジの両端は部分的にキャップの外側に突出してグランド電極を兼ねた取付用フィンを構成している。

【0007】なお、前記配線基板の表面にはコンデンサ、抵抗、ツェナーダイオード等の電子部品が搭載されている。また、配線基板の表面の配線と前記半導体チップの電極とは導電性のワイヤで接続されている。

【0008】従来の高周波パワーモジュールの小型化、高性能化、低コスト化等を検討した結果、以下の事項が小型化、高機能化、低コスト化等を妨げるといことが

判明した。

【0009】（1）配線基板は、誘電体基板の表面に信号配線や電源配線等の回路パターンを設け、裏面にグランド（GND）パターンを設けたマイクロストリップライン構造となっている。これは、配線基板の作製後、抵抗をトリミングしたり、線路幅の調整を行って特性の調整を行うためである。しかし、誘電体基板の一面に信号配線を形成するマイクロストリップライン構造では、所望の電気特性を得るために、信号配線の引き回し長さが長いことから、配線基板が大型化し、この配線基板を内蔵するパッケージが大きくなり、高周波パワーモジュールの小型化が妨げられている。

【0010】（2）フランジ上に配線基板を固定し、さらにキャップで覆う構造となるため、パッケージの高さが大きくなり、高周波パワーモジュールの小型化が妨げられている。

【0011】（3）フランジの両端の一部は、キャップの外側に突出してグランド電極を兼ねた取付用フィンを構成することから高周波パワーモジュールが大型化する。したがって、実装面積も大きくなる。

【0012】（4）パッケージ（キャップ）の一側面から長くリードを突出させることから高周波パワーモジュールが大型化する。したがって、実装面積も大きくなる。

【0013】（5）半導体チップの表面と、配線基板の配線面の高さが異なるため、半導体チップの電極と配線を接続するワイヤが長くなる。また、半導体チップは、配線基板に設けた穴の底部分のフランジに固定されたヒートシンク上に固定されるため、半導体チップの電極と配線との間隔が長くなり、ワイヤが長くなる。ワイヤが長くなると抵抗が増大し高周波特性が低くなる。例えば出力ゲインが小さくなる。

【0014】（6）配線基板は誘電体基板で形成されているため、発熱量の大きい半導体チップを直接配線基板に搭載することができないため、配線基板に穴を設け、この穴底の金属製のフランジ部分に熱伝導性の良好なヒートシンクを固定し、このヒートシンクに半導体チップを固定する構造となるため、部品点数の増大と、組立工数の増大から高周波パワーモジュールのコストの高騰を招いている。

【0015】（7）支持部材、放熱部材、グランド電極を兼ねるフランジを配線基板に固定する構造となっていることから、部品点数が増大する。

【0016】（8）高周波パワーモジュールの実装のため、フランジの一部を成形して取付用フィンを形成しているが、成形のため各取付用フィンの実装面高さがばらつきやすくなり、実装の信頼性を損なうこともある。

【0017】そこで、本出願人はこれらの問題を解消するために、既に混成集積回路装置を提案（特願平7-268354号公報、平成7年10月17日出願）している。

【0018】本発明は前記出願の混成集積回路装置の更なる改良に関するものである。

【0019】一方、VCO、DC/DCコンバータ等の高周波混成集積回路装置では、配線基板に直にキャップを取り付ける場合、半田による取り付けを行っているため、工数の増大から混成集積回路装置のコストの高等を招いている。

【0020】本発明の目的は、実装状態でキャップが安定したシールド体として作用する小型の混成集積回路装置およびその製造方法を提供することにある。

【0021】本発明の他の目的は、製造コストの低減が達成できる混成集積回路装置を提供することにある。

【0022】本発明の他の目的は、組立加工効率の良い混成集積回路装置製造用の基板シートを提供することにある。

【0023】本発明の他の目的は、特性が安定する電子装置を提供することにある。

【0024】本発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面からあきらかになるであろう。

【0025】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記のとおりである。

【0026】(1) 混成集積回路装置は以下の構成になっている。

【0027】(a) 配線基板と、前記配線基板の主面に組み込まれる少なくとも一つ以上の能動部品および受動部品と、前記配線基板の主面を覆うように配線基板に固定されるキャップと、前記配線基板の裏面に設けられた複数の電極端子とを有する混成集積回路装置であって、前記キャップはキャップに設けられた係止部を介して前記配線基板に設けられた係止部に取り付けられており、かつ導電性の接合材で接続されていない構成になっている。

【0028】(b) 前記配線基板の係止部は配線基板の側面に設けられた窪み部分や配線基板主面に設けられた孔部分で形成された引っ掛かり部で構成され、前記キャップの係止部はキャップの下面から突出し前記引っ掛かり部に引っ掛けられるフックで構成されている。

【0029】(c) 前記キャップおよび前記キャップに設けられるフックはシールド体を形成するように全体が導電体(金属体)で形成されているとともに、前記フックは混成集積回路装置の電極端子を実装基板のランドに導電性の接合材の溶融によって固定する際、ランド用ランド部分に付着する接合材に接続されるように構成されている。

【0030】(d) 前記キャップの外周縁は前記配線基板の外周縁に一致または前記配線基板の外周縁よりも内側に位置している。

【0031】(e) 前記配線基板において、所定箇所の配線部分に配線基板の厚さ方向に他の配線に接続されない導体によるインピーダンス素子が設けられている。

【0032】(f) 前記能動部品として半導体チップが搭載されているとともに、前記半導体チップはその裏面にグランド電極が設けられ、このグランド電極を介して前記配線基板のグランド配線に接続されている。

【0033】(g) 前記配線基板には電界効果トランジスタを構成する半導体チップが回路的に多段に接続されて高周波パワーモジュールを構成している。

【0034】(2) 混成集積回路装置の製造に用いる基板シートは以下の構成になっている。

【0035】(a) 平面的に複数の配線基板形成部を有し、前記配線基板形成部の境界で分断される混成集積回路装置製造用の基板シートであって、前記配線基板形成部の領域内または境界部分には、混成集積回路装置を構成するキャップを前記配線基板形成部に取り付けるために使用される係止部が設けられ、かつ前記配線基板形成部の主面には能動部品および受動部品を搭載する配線が設けられ、裏面には外部電極となる電極端子が設けられている。

【0036】(b) 前記各配線基板形成部の回路は隣接する配線基板形成部との間で抵抗ループを構成しない回路構成になっている。

【0037】(c) 前記配線基板形成部において、所定箇所の配線部分に配線基板の厚さ方向に他の配線に接続されない導体によるインピーダンス素子が設けられている。

【0038】(3) 混成集積回路装置を組み込んだ電子装置は以下の構成になっている。

【0039】(a) 主面に混成集積回路装置を固定するためのランドを有する実装基板と、前記ランドに裏面の電極端子を介して重なる混成集積回路装置とを有し、前記ランドと電極端子は導電性の接合材で固定されてなる電子装置であって、前記混成集積回路装置は能動部品や受動部品を搭載した配線基板と、前記能動部品や受動部品等を被うように配線基板の主面に固定されるキャップと、前記配線基板の裏面に設けられた電極端子とを有し、前記混成集積回路装置のキャップはキャップに設けられた係止部を介して前記配線基板に設けられた係止部に取り付けられ、かつ前記キャップおよび前記キャップに設けられる係止部はシールド体を形成すべく導電体で形成されているとともに、前記キャップの係止部は前記実装基板のグランド用のランド部分の接合材に接続されている。

【0040】(b) 前記配線基板の係止部は配線基板の側面に設けられた窪み部分で形成された引っ掛かり部で構成され、前記キャップの係止部はキャップの下面から突出し前記引っ掛かり部に引っ掛けられるフックで構成されている。

【0041】(c) 前記混成集積回路装置の配線基板において、所定箇所の配線部分に配線基板の厚さ方向に他の配線に接続されない導体によるインピーダンス素子が設けられている。

【0042】(d) 前記配線基板には電界効果トランジスタを構成する半導体チップが回路的に多段に接続されて高周波パワーモジュールを構成している。

【0043】前記(1)の手段によれば、

(a) 高周波パワーモジュール(混成集積回路装置)は、電界効果トランジスタ等の能動部品や受動部品を主面に組み込んだ配線基板と、この配線基板の主面側に固定されたキャップとによって形成された矩形体構造となっていることから、従来のようにパッケージからリードを突出させたり、取付用フィンを突出させないため小型になる。

【0044】(b) 前記キャップは、接合材を用いることなくキャップに設けられた係止部を介して前記配線基板に設けられた係止部に取り付けられる構造となるため、その製造において組み立てが容易になる。特に、前記配線基板の係止部は引っ掛け部で構成され、前記キャップの係止部はキャップの下面から突出し前記引っ掛け部に引っ掛けられるフックで構成されているので、キャップの取り付けが容易になる。これにより、その製造において、接合材による固定作業が不要になることから、製造コストの低減が達成できる。

【0045】(c) 前記キャップおよびフックは金属体で形成されているとともに、前記フックは混成集積回路装置の電極端子を実装基板のランドに導電性の接合材の溶融によって固定する際、ランド用ランド部分に付着する接合材に接続されるように構成されていることから、実装基板に実装した場合、キャップのシールド効果が安定する。

【0046】(d) 前記キャップの外周縁は前記配線基板の外周縁に一致または前記配線基板の外周縁よりも内側に位置していることから、混成集積回路装置の小型化が図れる。

【0047】(e) 前記配線基板の所定箇所には導体によるインピーダンス素子が設けられていることから、配線基板に特性インピーダンス整合用の電子部品を搭載することなく特性インピーダンスの整合がとれる。

【0048】(f) 前記半導体チップの裏面はランド電極となり、このランド電極を介して配線基板のランド配線に接続されていることから、半導体チップのランド電極となる電極部分のインダクタンスが小さくなり、高周波性能が向上する。たとえば、半導体チップの裏面がソース電極の場合、ソースインダクタンスが小さくなり、高周波性能が向上する。

【0049】前記(2)の手段によれば、

(a) 基板シートの各配線基板形成部にキャップを取り付けることができるので、基板シートに能動部品や受動

部品を組み込みかつキャップを取り付けた後基板シートを分断することができ、組立のライン化が可能となる。

【0050】(b) 前記各配線基板形成部の回路は隣接する配線基板形成部との間で抵抗ループを構成しない回路構成になっていることから、能動部品や受動部品を組み込んだ後、基板シートの状態抵抗のトリミングを行うことができる。

【0051】(c) 前記配線基板形成部において、所定箇所の配線部分に配線基板の厚さ方向に他の配線に接続されない導体によるインピーダンス素子が設けられていることから、配線基板形成部に特性インピーダンス整合用の電子部品を搭載することなく特性インピーダンスの整合がとれる。

【0052】前記(3)の手段によれば、

(a) 実装基板に実装された高周波パワーモジュール(混成集積回路装置)のキャップはシールド体となるとともに、フックを介して実装基板のランド用ランド部分に導電性の接合材を介して接続されるため、混成集積回路装置部分のシールド効果は安定し、高周波特性に優れた電子装置になる。

【0053】(b) 前記高周波パワーモジュールの配線基板には、導体によるインピーダンス素子が設けられていることから、実装基板に実装された状態において接続される他の配線との間の特性インピーダンスの整合がとれ、高周波特性に優れた電子装置になる。

【0054】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を詳細に説明する。

【0055】なお、発明の実施の形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0056】図1乃至図7は本発明の実施形態1である高周波パワーモジュールに係わる図であって、図1は高周波パワーモジュールの外観を示す斜視図、図2は一部を切り欠いた状態の斜視図、図3は断面図、図4は一部の断面図、図5は配線基板とキャップの取付部分を示す一部の分解斜視図である。また、図6はキャップを取り外した高周波パワーモジュールを示す平面図、図7は高周波パワーモジュールの等価回路図である。

【0057】本実施形態の1混成集積回路装置(高周波パワーモジュール)1は、図1乃至図3に示すように、板状の配線基板2の主面(上面)にキャップ4が重ねられ、外観的には扁平な矩形体構造になっている。

【0058】本実施形態1の高周波パワーモジュール1は、能動部品として、電界効果トランジスタを構成する半導体チップを回路的に多段に接続して、移動電話用の高周波パワーモジュールを構成している。この例では、半導体チップを回路的に2段に接続した高周波パワーモジュールとなっている。

【0059】本実施形態1の高周波パワーモジュール1

は、キャップ 4 の外周縁が配線基板 2 の外周縁に一致するか、それよりも内側に位置するようになっている。

【0060】キャップ 4 は金属板を矩形箱状に絞り成形して、下面周縁に沿って突出した周壁 3 を有する構造となっている。また、図 1 乃至図 5 に示すように、キャップ 4 の両側中央の周壁 3 部分からはさらに突出するフック支持アーム 17 が設けられている。このフック支持アーム 17 の先端側の内側には、これも成形によって形成された突出するフック爪 18 が設けられている。前記フック爪 18 とフック支持アーム 17 によって弾力的となるフック（係止部）19 が形成される。

【0061】なお、前記周壁 3 において、所定部分の突出長さが短くなり、この短辺部 34 の先端は配線基板 2 の主面から所定の間隔を隔てて離れている。キャップ 4 は厚さ 0.1 mm となり、例えばメッキレスの洋白、あるいはニッケルメッキを施したリン青銅で形成され、半田に濡れ易くなっている。

【0062】前記配線基板 2 の両側中央部分には、前記フック支持アーム 17 が入る窪み 28 が設けられている。この窪み 28 の底はさらに一部が窪み、その段差部分は前記フック爪 18 が引っ掛けられる引っ掛かり部（係止部）29 を構成している。前記窪み 28 により、フック爪 18 が前記引っ掛かり部 29 に引っ掛かった状態では、フック支持アーム 17 は窪み 28 の外に突出しない。

【0063】前記フック 19 は前記フック支持アーム 17 が金属体（金属板）で形成されていることから、フック 19 に弾力的に作用する。また、前記キャップ 4 の周壁 3 の先端が配線基板 2 の主面に接触し、かつ配線基板 2 の裏面にフック爪 18 が弾力的に引っ掛かることから、キャップ 4 を配線基板 2 にフック 19 を介して取り付けると、キャップ 4 は配線基板 2 に確実に固定されることになる。また、フック 19 は配線基板 2 に弾力的に作用していることから、キャップ 4 を容易に外すこともできる。

【0064】前記配線基板 2 およびキャップ 4 の係止部は他の構造でもよい。

【0065】また、後述するが、前記フック 19 は高周波パワーモジュール 1 の裏面の電極端子を実装基板のランドに導電性の接合材（半田）の溶融によって固定する際、グランド用ランド部分に付着する接合材（半田）に濡れて接続されるように配置構成されている。また、この際、配線基板 2 の係止部、すなわち引っ掛かり部 29 にはグランド配線が設けられており、このグランド配線部分も半田に濡れるようになっている。

【0066】高周波パワーモジュール 1 は、例えば、幅 8 mm、長さ 12.3 mm、高さ 2.5 mm となり、従来の E 型の高周波パワーモジュールの幅 22 mm、奥行き 12 mm、高さ 3.7 mm に比較して大幅に小型となる。

【0067】一方、図 11 に示すように、前記配線基板 2 の裏面には、複数の電極端子（外部端子）5 が設けられている。電極端子 5 は配線基板 2 の両側にそれぞれ設けられ、配線基板 2 の長手方向に沿って一定ピッチで並び、一側（図中上側）では左から右に向かって入力端子（ P_{in} ）6、グランド端子（GND）7、グランド端子（GND）8、ゲートバイアス端子（ V_g ）9 となる。また、他側（図中下側）では左から右に向かって出力端子（ P_{out} ）10、グランド端子（GND）11、グランド端子（GND）12、電源端子（ V_{dd} ）13 となる。

【0068】前記入力端子 6、ゲートバイアス端子 9、出力端子 10、電源端子 13 に対応する配線基板 2 の側面には、配線基板 2 の表面から裏面に至る部分に端面スルーホールが設けられている。これは、高周波パワーモジュール 1 を実装基板に実装する際、各電極端子が配線基板 2 の裏面の電極部分と側面の端面スルーホール 20 部分で接続されて実装されることになり、確実な実装が行える。

【0069】以上のことから、本実施形態の高周波パワーモジュール 1 は、混成集積回路装置ではあるが、単体の半導体チップをパッケージ内に組み込んだ LCC 構造となり、製品の小型化が達成できる。

【0070】一方、図 11 において 4 つのグランド端子（GND）7、8、11、12 を区画するように延在するハッチング部分は、高周波パワーモジュール 1 を実装基板に実装する際使用される実装用接合材に濡れない材料で形成されたレジスト膜 14 である。例えば、高周波パワーモジュール 1 は半田によって実装基板に実装されることから、前記レジスト膜 14 は厚さ 20 μ m 前後のソルダーレジスト膜となる。

【0071】前記レジスト膜 14 はグランド配線を覆うように設けられている。したがって、配線基板 2 の裏面には、前記 4 つのグランド端子（GND）7、8、11、12 が延在する領域と、レジスト膜 14 とによって覆われる領域に亘って一体となるグランド（GND）配線 15（図 3 参照、図 3 ではレジスト膜 14 は省略してある。）が延在することになる。これは、後述するが、信号配線および電源配線等を上下で誘電体層を介してグランド配線で挟む所謂ストリップライン構造とし、静電シールドを行うためである。

【0072】また、前記一体のグランド配線 15 をレジスト膜 14 で部分的に覆い、独立した複数のグランド端子 7、8、11、12 とすることは、各電極端子の面積差を余り大きくしないことにある。すなわち、高周波パワーモジュール 1 を半田実装した場合、各電極端子の面積差が極端に大きいと、半田の表面張力によって広い面積部分での高周波パワーモジュール 1 の浮き上がり高さが大きくなり、四方に設けられた小面積部分では、一部で接合不良が発生するおそれがある。そこで、本実施形

態では、各電極端子の面積比率は最大でも2倍程度としてある。

【0073】また、一列に並ぶ電極端子において各電極端子を等しいピッチで配列することによって、セルフアライメントを促進する。また、半田ブリッジ等の実装不良も防止できる。

【0074】また、図11において示す小丸は、高周波パワーモジュール1内で発生した熱を外部に伝達するサーマルビア16であり、同図では一部のみを示してある。サーマルビア16は、サーマルビアホールに熱伝導性の良好な金属を充填した構造となっている。サーマルビア16は、例えば発熱量の大きい能動部品である半導体チップの下部に設けられている。

【0075】本実施形態1では、半導体チップ44、45はパワーMOSFETを形成して、裏面はグランドに接地されるソース電極（グランド電極）が設けられている。このグランド電極は配線基板2のグランド配線に半田からなる接合材47によって固定される。パワーMOSFETで発生した熱は前記サーマルビア16によって配線基板2の裏面に速やかに伝達され、配線基板2の外部端子5から実装基板に放散される。

【0076】配線基板2は、図2および図3に示すように、上段誘電体層（上段誘電体板）25、中段誘電体層（中段誘電体板）26、下段誘電体層（下段誘電体板）27と誘電体層（誘電体板）を3段に重ねた構造となっている。

【0077】また、上段誘電体層25の上面（露出面）には、図8に示すような配線パターン（第1層配線30）が設けられている。また、前記上段誘電体層25と中段誘電体層26との間には図9に示すような配線パターン（第2層配線31）が設けられ、前記中段誘電体層26と下段誘電体層27との間には図10に示すような配線パターン（第3層配線32）が設けられ、下段誘電体層27の裏面（露出面）には図11に示すような配線パターン（第4層配線33）が設けられている。

【0078】配線基板2は、例えば、ガラスセラミックスを積層させた低温焼成の配線基板からなり、配線は高導電性金属、例えば銀系金属を使用している。すなわち、外層配線はAg-Ptを使用し、内装配線はAgを使用している。低温焼成は600℃程度となり、融点の低いAgの使用が可能となる。Agは抵抗値が低い高導電性金属となるため、高周波特性の向上が達成できる。

【0079】図8乃至図11において、35は信号配線、36は電源配線、15はグランド配線である。これにより、中段誘電体層26と下段誘電体層27との間の第3層配線32は、中段誘電体層26上の第2層配線31と下段誘電体層27の下第4層配線33がいずれもグランド配線15となることから、ストリップライン構造となる。また、上段誘電体層25上の第1層配線30は上段誘電体層25の下面にグランド配線15となる第

2層配線31が設けられていることから、マイクロストリップライン構造となる。

【0080】内層の信号配線は上下を誘電体層を介して挟まれることから、静電シールドが可能となり、高周波特性が安定する。

【0081】また、上段誘電体層25と中段誘電体層26との間のグランド配線15は、図12に示すように、編み目（メッシュ）構造となっている。このため、編み目部分55には、上段誘電体層25と中段誘電体層26の誘電体層が入り込み、グランド配線の上下の誘電体層の接合強度が高くなり、剥がれ難い配線基板2となる。

【0082】前記第1層配線30、第2層配線31、第3層配線32、第4層配線33の各配線は10～20μm程度の厚さとなっている。そして、配線基板2全体の厚さは、例えば0.9mmとなる。

【0083】一方、第1層配線30、第2層配線31、第3層配線32、第4層配線33の各配線は、図3に示すように、所望の誘電体層から所望の深さの誘電体層まで貫通延在するブラインド型ビア40や最上段の誘電体層から最下段の誘電体層まで貫通延在する貫通型ビア41、所望の誘電体層から最下段の誘電体層まで貫通延在するサーマルビア16によって電気的に接続されている。

【0084】また、本実施形態1では、導体によるインピーダンス素子21が設けられている。このインピーダンス素子21は、所定箇所の配線部分に配線基板2の厚さ方向に他の配線に接続されないビアによって形成されている。これは平面的に設けられるスタブと同様にインダクタンスや容量として作用し、特性インピーダンスの整合の調整体となる。特に、周波数が1GHz以上となる移動電話用の高周波モジュールにおいては、前記インピーダンス素子21は高周波特性を安定化するのに効果がある。

【0085】前記インピーダンス素子形成用のビア、ブラインド型ビア40、貫通型ビア41およびサーマルビア16はビアホールにAgを充填させた構造となっている。

【0086】また、3枚の重なる上段誘電体層25、中段誘電体層26、下段誘電体層27の両側面にも、半円弧断面の端面スルーホール20が設けられ、下段誘電体層27の第4層配線33で形成される各外部端子5（入力端子6、グランド端子7、8、11、12、ゲートバイアス端子9、出力端子10、電源端子13）に接続されている。

【0087】前記上段誘電体層25には、図3および図6に示すように、矩形の窪み42、43が設けられ、これら窪み42、43の底には半導体チップ44、45が固定されている。窪み42、43によって、半導体チップ44、45の図示しない上面の電極面と、配線面の高さは略同じ高さとなる。このため、半導体チップ44、

45の電極と配線とを接続する導電性のワイヤ46はその張り高さ(ループ)を低く形成できるため、短い長さで配線と半導体チップの電極を接続できることになり、抵抗の低減から高周波特性の向上が達成できる。例えば出力ゲインの向上を達成することができる。

【0088】他方、前記半導体チップ45は、図3に示すように、グランド配線15となる第2層配線31に銀ペースト等の接合材47を使用して固定される。また、半導体チップ44、45が固定される部分には、多数のサマルビニア16が設けられ、半導体チップ44、45から発生する熱を速やかに外部に伝達するようになっている。熱は、配線基板2の裏面のグランド配線15およびレジスト膜14を介して実装基板に放熱される。したがって、半導体チップ44、45は安定した動作する。

【0089】配線基板2の主面には、図6に示すように、能動部品としてパワーMOSFET(T_1 , T_2)を構成する半導体チップ44、45が組み込まれている。また、受動部品としてはチップ型の抵抗($R_1 \sim R_5$)51、チップ型のコンデンサ($C_1 \sim C_{11}$)52、バイパスコンデンサ(CB)53が搭載されている。本実施形態1の高周波パワーモジュール1の等価回路は図7に示すようになっている。

【0090】また、図3に示すように、半導体チップ44、45、ワイヤ46、一部の抵抗51、コンデンサ52、バイパスコンデンサ53等は、レジン54によって被覆されている。

【0091】なお、本実施形態1では、抵抗 R_1 と抵抗 R_5 がトリミングされて修正される。なお、トリミングは薄膜抵抗をトリミングするように構成してもよい。

【0092】本実施形態1では、電界効果トランジスタを2段に組み込んで、800~1000MHz、さらには1.4~1.7GHzの携帯電話用の高周波パワーモジュールとすることができる。

【0093】つぎに、高周波パワーモジュール1の製造方法について説明する。

【0094】図13乃至図15は本実施形態1の高周波パワーモジュールの製造に係わる図であって、図13は基板シートと組み込み部品の一部を示す分解斜視図、図14は基板シートの配線基板形成部にキャップを取り付ける状態を示す一部の分解斜視図、図15は基板シートの配線基板形成部にキャップを取り付けた状態を示す一部の斜視図である。

【0095】最初に、図13に示すように、基板シート60が用意される。この基板シート60は、前記配線基板2を形成する配線基板形成部61を平面的に複数配列したような構造になっている。本実施形態1では、前記配線基板形成部61は3列4行に配列されている。各行および列の境界には、分割を容易にするために、たとえばV字溝62が設けられている。

【0096】前記配線基板形成部61は、基板シート60をV字溝62に沿って分断した場合、12個の配線基板2が形成される。したがって、配線基板形成部61の構造は、図3に示すような配線基板2の構造となる。また、材質も図3に示すものと同様に多層のセラミックス構造となっている。

【0097】配線基板形成部61の両側(図13乃至図15における両側)の中央部分は、引っ掛かり部(係止部)29が形成される。このため、基板シート60の状態では行方向に隣接する配線基板形成部61の境界部分には、前記引っ掛かり部29を構成する長穴63が設けられている。この長穴63は、基板シート60をV字溝62に沿って分断されると、図5に示すように側面の窪み28となる。

【0098】前記長穴63の状態でも、キャップ4のフック19のフック支持アーム17を挿入してフック爪18を長穴63の引っ掛かり部29に引っ掛けることができるようになっている。この場合、隣接するキャップ4は相互に干渉しないように構成されている。

【0099】また、配線基板2において、端面スルーホール20を形成する部分では、基板シート60の両側の配線基板形成部61の露出端では端面スルーホール20となっているが、行方向に隣接する配線基板形成部61の境界部分では丸孔65となり、分断されて端面スルーホール20となる。

【0100】前記配線基板形成部61の抵抗部分は独立し、図7に示される等価回路で示されるように、隣接する配線基板形成部61との間に抵抗ループを形成しないようになっている。これは、後に抵抗のトリミングを行うためである。

【0101】また、各配線基板形成部61の内部には、図3に示すようなインピーダンス素子21が複数設けられている。一部のインピーダンス素子21は、回路内部における特性インピーダンスの整合をとるものであり、一部のインピーダンス素子21は入力側あるいは出力側での特性インピーダンスの整合をとるものである。

【0102】つぎに、前記基板シート60の主面に能動部品や受動部品を組み込む。すなわち、半導体チップ44、45、抵抗51、コンデンサ52、バイパスコンデンサ53が半田66等によって固定される。また、半導体チップ44、45の電極と配線の所定部分は導電性のワイヤ46で接続される。これによって、基板シート60の主面への部品の組み込みが終了する。図14では、図が微細となることから、ワイヤは符号を省略してある。

【0103】つぎに、所定部分の抵抗のトリミングを行う。この際、基板シート60の状態でも各配線基板形成部61の抵抗部分は独立し、隣接する配線基板形成部61との間で抵抗ループを形成しないことから、所定の抵抗のトリミングを行うことができる。本実施形態1の場合

合はR₁およびR₂の抵抗51のトリミングが行われる。本実施形態1では、チップ抵抗51のトリミングを行うが、セラミック基板に直接形成した薄膜からなる抵抗部分をトリミングするようにしてもよい。

【0104】つぎに、図14に示すように、基板シート60の上方からキャップ4を押し下げ、図15に示すように、基板シート60の各配線基板形成部61にキャップ4をフック19を介して取り付け。キャップ4の押し付けによって極めて容易にかつ確実にキャップ4が基板シート60に取り付けられる。したがって、組立の作業性が良くなる。

【0105】前記キャップ4は金属体で形成されていることから、シールド体として作用し、かつ配線基板形成部61のグランド配線に電氣的に接触接続されることになる。

【0106】つぎに、前記基板シート60をV字溝62に沿って分断し、図1に示すような高周波パワーモジュール1を複数製造する。

【0107】なお、基板シート60をV字溝62に沿って分断して配線基板2を形成した後、組み立てを行って高周波パワーモジュール1を製造するようにしてもよい。

【0108】つぎに、本実施形態1による高周波パワーモジュール1の実装と、実装によって製造される電子装置について説明する。

【0109】図16乃至図18は本実施形態1の電子装置に係わる図であって、図16は電子装置の製造において高周波パワーモジュールを実装基板に実装する状態を示す一部の分解斜視図、図17は高周波パワーモジュールを実装基板に実装してなる電子装置の一部を示す模式的斜視図、図18は電子装置の一部を示す断面図である。

【0110】図16は電子装置を構成するマザーボード等の実装基板70と、本実施形態1による高周波パワーモジュール1を示す。実際の実装基板70には、その他に多数の電子部品が搭載されているが、ここでは高周波パワーモジュール1を実装する部分のみを模式的な図を用いて説明する。

【0111】実装基板70の主面には、高周波パワーモジュール1を固定するため、また実装基板70の図示しない配線との電氣的接続をとるためにランド71が形成されている。ランド71は、前記高周波パワーモジュール1の電極端子5が接続できるように、入力端子用ランド72、グランド端子用ランド73、ゲートバイアス端子用ランド74、出力端子用ランド75、グランド端子用ランド76、電源端子用ランド77となっている。また、これらのランド71の表面には所定の厚さの半田層（図16では図示せず）が設けられている。

【0112】そこで、前記高周波パワーモジュール1をその裏面の電極端子5が、前記ランド71上に重なるよ

うにして半田をリフローし、図17および図18に示すように、電極端子5とランド71を半田80で接続する。

【0113】この際、前記配線基板2の裏面の電極端子5において、グランド配線15はその表面が実装用接合材に濡れないレジスト膜14で部分的に覆われて相互に独立した複数のグランド端子7、8、11、12となっている。したがって、各電極端子5に均一に実装用接合材が濡れるため、各電極端子5は確実に実装用接合材を介して実装基板70のランド71に固定される。

【0114】また、前記配線基板2の裏面の電極端子5の配列間隔は同一ピッチとなっている。したがって、各電極端子5は実装用接合材の片寄りもなく実装用接合材のブリッジ等の不良も発生しなくなる。また、実装のセルフアライン化も可能となる。

【0115】また、本実施形態1の高周波パワーモジュール1は、実装基板70のランド71にフック支持アーム17の先端を臨ませる構造になっていることから、半田リフロー時、前記フック支持アーム17の先端部分にも半田80が付き、フック支持アーム17は実装基板70のグランド端子用ランド73、76に機械的かつ電氣的に確実に接続される。また、前記フック支持アーム17のフック爪18が引っ掛かる引っ掛かり部29にはグランド配線15が延在していることから、フック爪18に付着した半田80は前記グランド配線15にも接触する。これによって、キャップ4は常時確実なシールド体として作用することになり、高周波パワーモジュールの高周波特性が安定する。

【0116】本実施形態1の高周波パワーモジュール（混成集積回路装置）は以下の効果を奏する。

【0117】（1）高周波パワーモジュール1は、電界効果トランジスタ等の能動部品や受動部品を主面に組み込んだ配線基板2と、この配線基板2の主面側に固定されたキャップ4とによって形成された矩形体構造となっていることから、従来のようにパッケージからリードを突出させたり、取付用フィンを突出させないため小型になる。特に長くリードを突出させないため、実装面積の大幅な縮小が達成できる。

【0118】（2）キャップ4は接合材を用いることなく、キャップ4に設けられた係止部を介して配線基板2に設けられた係止部に取り付けられる構造となるため、組み立てが容易になる。特に、前記配線基板2の係止部は引っ掛かり部29で構成され、前記キャップ4の係止部はキャップ4の下面から突出し前記引っ掛かり部29に引っ掛けられるフック19で構成されているので、配線基板2に対するキャップ4の取り付けが容易になり、生産性の向上を図ることができ、製造コストを低減できる。

【0119】（3）配線基板2はストリップライン構造にマイクロストリップライン構造を積み重ねた構造とな

るため、伝送線路（信号配線等）の長さを長くとも、伝送線路は多段に設けられるため、配線基板の大きさは小さくでき、高周波パワーモジュールの小型化が達成できる。

【0120】（４）キャップ４およびフック１９は金属体で形成されているとともに、前記フック１９は高周波パワーモジュール１の電極端子５を実装基板７０のランド７１に半田８０の溶融によって固定する際、グランド用ランド部分（グランド端子用ランド７３、７６）に付着する半田８０に接続されるように構成されていることから、実装基板７０に実装した場合、キャップ４のシールド効果が安定する。すなわち、配線基板２の引っ掛かり部２９にフック１９を引っ掛けるだけの構造では、実装基板７０に振動が加わったりした場合、シールド効果が不安定になるおそれもあるが、本実施形態１のように、実装時の半田で固定する構造ではシールド効果が安定して得られる。

【0121】（５）配線基板２の引っ掛かり部２９にキャップ４のフック１９を接合材を介して固定（固着）する方法は、実装時の半田リフローによるため、高周波パワーモジュール１の製造時、配線基板２とキャップ４の固着作業（工程）が不要となり、高周波パワーモジュール１の製造コストの低減が達成できる。

【0122】（６）キャップ４の外周縁は配線基板２の外周縁に一致または前記配線基板の外周縁よりも内側に位置していることから、高周波パワーモジュール１の小型化が図れる。

【0123】（７）配線基板２の所定箇所には導体によるインピーダンス素子２１が設けられていることから、配線基板２に特性インピーダンス整合用の電子部品を搭載することなく特性インピーダンスの整合がとれる。これにより、部品点数の削減から高周波パワーモジュール１の製造コストの低減が達成できる。

【0124】（８）半導体チップ４４、４５の裏面はグランド電極となり、このグランド電極を介して配線基板２のグランド配線に接続されていることから、半導体チップのグランド電極となる電極部分のインダクタンスが小さくなり、高周波性能が向上する。たとえば、半導体チップの裏面がソース電極の場合、ソースインダクタンスが小さくなり、高周波性能が向上する。

【0125】（９）配線基板２の裏面に電極端子５を設けるとともに、配線基板２をキャップ４で覆うことによって高周波パワーモジュール１を形成していることから、部品点数が少なくなり、組立工数の低減、材料費の低減から製造コストの低減が達成できる。

【0126】本実施形態１の高周波パワーモジュールの製造で用いる基板シート６０は以下の効果を奏する。

【0127】（１）基板シート６０の状態では各配線基板形成部６１にキャップ４を取り付けることができるので、基板シート６０に能動部品や受動部品を組み込みか

つキャップ４を取り付けた後基板シート６０を分断することができ、組立のライン化が可能となる。

【0128】（２）配線基板形成部６１の回路は隣接する配線基板形成部６１との間で抵抗ループを構成しない回路構成になっていることから、能動部品や受動部品を組み込んだ後、基板シート６０の状態では抵抗のトリミングを行うことができる。

【0129】（３）配線基板形成部６１において、所定箇所の配線部分に配線基板２の厚さ方向に他の配線に接続されない導体によるインピーダンス素子２１が設けられていることから、配線基板形成部６１に特性インピーダンス整合用の電子部品を搭載することなく特性インピーダンスの整合をとることができる。また、この基板シート６０の使用によって、特性インピーダンスの整合のために特別の部品を必要としなくなる。この結果、本基板シート６０の使用によって高周波パワーモジュール１の製造コストの低減が達成できる。

【0130】本実施形態１の高周波パワーモジュールを組み込んだ電子装置は以下の効果を奏する。

【0131】（１）実装基板７０に実装された高周波パワーモジュール１のキャップ４はシールド体となるとともに、フック１９を介して実装基板７０のグランド用ランド部分（グランド端子用ランド７３、７６）に半田８０を介して接続されるため、高周波パワーモジュール１部分のシールド効果は安定し、高周波特性に優れた電子装置になる。

【0132】（２）高周波パワーモジュール１の配線基板２には、導体によるインピーダンス素子２１が設けられていることから、実装基板７０に実装された状態において接続される他の配線との間の特性インピーダンスの整合がとれ、高周波特性に優れた電子装置になる。

【0133】以上本発明者によってなされた発明を実施形態に基づき具体的に説明したが、本発明は上記実施形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。たとえば、前記実施形態では、配線基板は３枚のセラミック板を重ねた構造となっているが、さらに多くの枚数を多層としてもよい。

【0134】また、前記配線基板は多層配線構造となっていることから、誘電体層の厚さをさらに薄くでき、容量の増大を図ることができる。また、多層配線基板となることから、信号配線の長さもさらに長くできるため、特性インピーダンスの増大を図ることも可能である。この場合、酸化チタンやチタン酸バリウム等誘電率の高い材料を誘電体層（誘電体板）として使用すれば、容量の増大はさらに高くなる。

【0135】また、前記配線基板は、ガラスセラミック以外の配線基板材料を用いて形成できる。

【0136】また、低温焼成の配線基板の場合、高導電性金属による配線としては、金や銅を使用できる。

【0137】また、前記キャップは全体を絶縁性のもので形成してもよい。この場合、表面全体に導電性のメッキ膜を形成しておけばシールド体として使用できる。また、キャップを金属体で構成する場合、その材質を半田に濡れ易いものとするか、あるいは表面に半田に濡れ易い被膜を形成しておくともよい。

【0138】また、配線基板とキャップのそれぞれの係止部は他の構造でもよい。たとえば、配線基板の係止部を配線基板の主面に孔を設け、この孔の内壁部分に引っ掛かり部を形成するようにしてもよい。この場合、基板シートでは、配線基板形成部の境界よりも内側に前記孔が形成される。

【0139】なお、高周波パワーモジュール1において、ゲインコントロールを行うタイプでは、前記ゲートバイアス端子9はゲインコントロール端子(V_{apc})となる。

【0140】以上の説明では主として本発明者によってなされた発明をその背景となった利用分野である高周波パワーモジュールに適用した場合について説明したが、それに限定されるものではない。本発明は少なくとも混成集積回路装置には適用できる。

【0141】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

【0142】(1) 配線基板にキャップが重なるとともに、前記配線基板の裏面に外部端子となる電極端子が設けられる構造となることから、高周波パワーモジュールの小型化が達成できる。

【0143】(2) キャップは配線基板に対してワンタッチで着脱できる構造となっていることから、組立作業性が高くなり、高周波パワーモジュールの製造コストの低減が達成できる。

【0144】(3) キャップはシールド体となるとともに、キャップの係止部は高周波パワーモジュールの実装時、実装基板のグランド用ランド部分の導電性接合材に接触するため、キャップのシールド効果は安定する。

【0145】(4) キャップはシールド体となるとともに、キャップの係止部は高周波パワーモジュールの実装時、実装基板のグランド用ランド部分の導電性接合材に接続するようになっていことから、高周波パワーモジュールの製造時、配線基板とキャップの固着作業は不要になり、高周波パワーモジュールの製造コストの低減を達成することができる。

【0146】(5) 配線基板には導体によるインピーダンス素子が設けられていることから、特性インピーダンスの整合用に部品を用意する必要もない。したがって、配線基板の主面に特性インピーダンスの整合用の部品の実装スペースが不要となる。また、部品数低減によって高周波パワーモジュールの製造コストの低減を達成する

ことができる。

【0147】(6) 高周波パワーモジュールの製造においては、基板シートの各配線基板形成部に部品の組み込み、抵抗のトリミング、キャップの取り付けを行った後、基板シートを分断することによって高周波パワーモジュールを製造することができるため、生産性が向上し、品質の安定化、製造コストの低減化が達成できる。

【0148】(7) 高周波パワーモジュールのキャップはシールド体となるとともに、キャップの係止部は高周波パワーモジュールの実装時、実装基板のグランド用ランド部分の導電性接合材に接続することから、高周波パワーモジュールを組み込んだ電子装置の高周波特性が安定する。

【図面の簡単な説明】

【図1】本発明の実施形態1である高周波パワーモジュールの外観を示す斜視図である。

【図2】本実施形態1の高周波パワーモジュールの一部を切り欠いた状態の斜視図である。

【図3】本実施形態1の高周波パワーモジュールの断面図である。

【図4】本実施形態1の高周波パワーモジュールの一部の断面図である。

【図5】本実施形態1の高周波パワーモジュールにおける配線基板とキャップの取付部分を示す一部の分解斜視図である。

【図6】本実施形態1のキャップを取り外した高周波パワーモジュールを示す平面図である。

【図7】本実施形態1の高周波パワーモジュールの等価回路図である。

【図8】本実施形態1の高周波パワーモジュールにおける配線基板の表面、すなわち上段誘電体層の露出面に形成される配線パターン(第1層配線)を示す平面図である。

【図9】本実施形態1の高周波パワーモジュールにおける配線基板の上段誘電体層と中段誘電体層との間に形成される配線パターン(第2層配線)を示す平面図である。

【図10】本実施形態1の高周波パワーモジュールにおける配線基板の中段誘電体層と下段誘電体層との間に形成される配線パターン(第3層配線)を示す平面図である。

【図11】本実施形態1の高周波パワーモジュールにおける配線基板の裏面、すなわち下段誘電体層の露出面に形成される配線パターン(第4層配線)を示す底面図である。

【図12】本実施形態1の高周波パワーモジュールにおけるグランド配線となる第2層配線および第4層配線の一部を示す平面図である。

【図13】本実施形態1の高周波パワーモジュールの製造における基板シートと組み込み部品の一部を示す分解

10

20

30

40

50

斜視図である。

【図14】本実施形態1の高周波パワーモジュールの製造において、基板シートの配線基板形成部にキャップを取り付ける状態を示す一部の分解斜視図である。

【図15】本実施形態1の高周波パワーモジュールの製造において、基板シートの配線基板形成部にキャップを取り付けた状態を示す一部の斜視図である。

【図16】本実施形態1の高周波パワーモジュールを実装基板に実装する状態を示す一部の分解斜視図である。

【図17】本実施形態1の高周波パワーモジュールを実装基板に実装してなる電子装置の一部を示す模式的斜視図である。

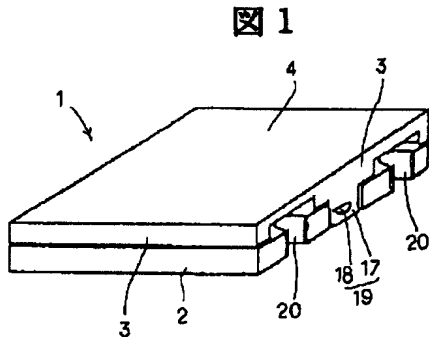
【図18】本実施形態1の電子装置の一部を示す断面図である。

【符号の説明】

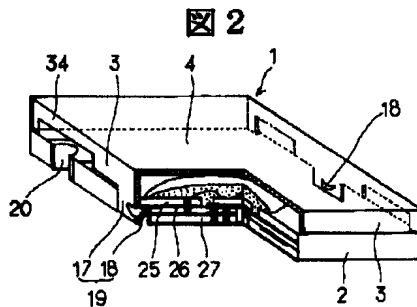
1…混成集積回路装置（高周波パワーモジュール）、2…配線基板、3…周壁、4…キャップ、5…電極端子（外部端子）、6…入力端子（ P_{in} ）、7…グランド端子（GND）、8…グランド端子（GND）、9…ゲートバイアス端子（ V_g ）、10…出力端子（ P_{out} ）、1*20

* 1, 12…グランド端子（GND）、13…電源端子（ V_{dd} ）、14…レジスト膜、15…グランド配線、16…サーマルビア、17…フック支持アーム、18…フック爪、19…フック、20…端面スルーホール、21…インピーダンス素子、25…上段誘電体層、26…中段誘電体層、27…下段誘電体層、28…窪み、29…引っ掛かり部、30…第1層配線、31…第2層配線、32…第3層配線、33…第4層配線、34…短辺部、35…信号配線、36…電源配線、40…ブラインド型ビア、41…貫通型ビア、42, 43…窪み、44, 45…半導体チップ、46…ワイヤ、47…接合材、51…抵抗、52…コンデンサ、53…バイパスコンデンサ、54…樹脂（レジン）、55…編み目部分、60…基板シート、61…配線基板形成部、62…V字溝、63…長穴、65…丸孔、66…半田、70…実装基板、71…ランド、72…力端子用ランド、73…グランド端子用ランド、74…ゲートバイアス端子用ランド、75…出力端子用ランド、76…グランド端子用ランド、77…電源端子用ランド、80…半田。

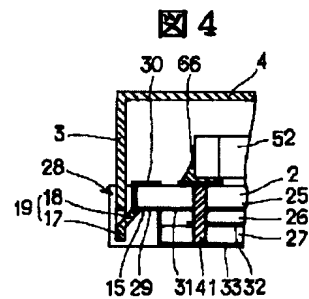
【図1】



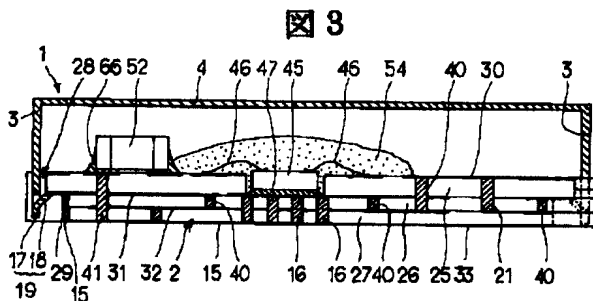
【図2】



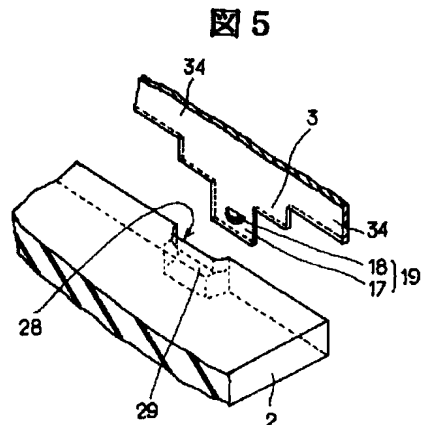
【図4】



【図3】

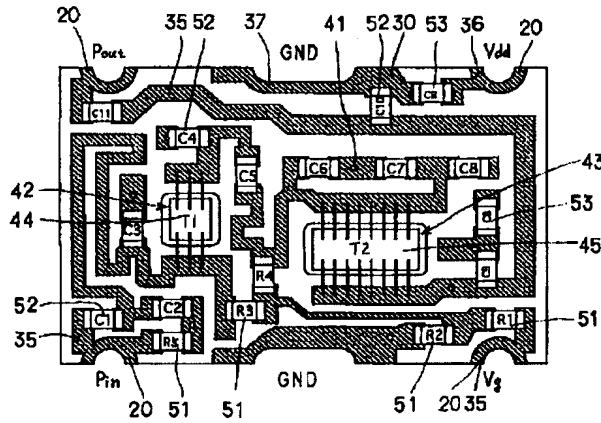


【図5】



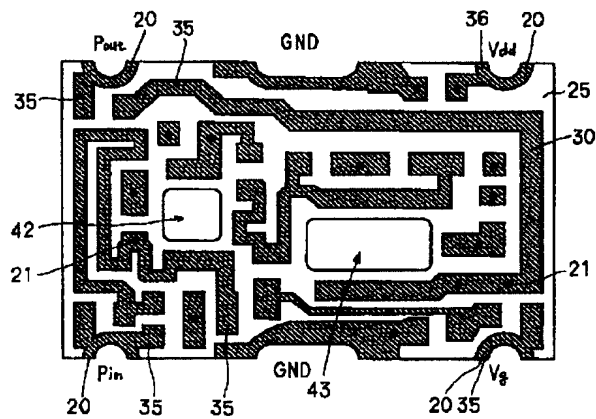
【図6】

図 6



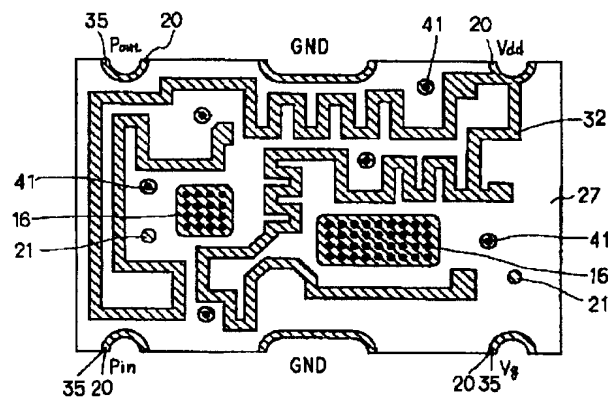
【図8】

図 8



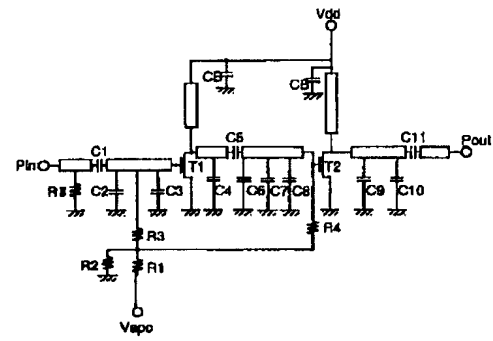
【図10】

図 10



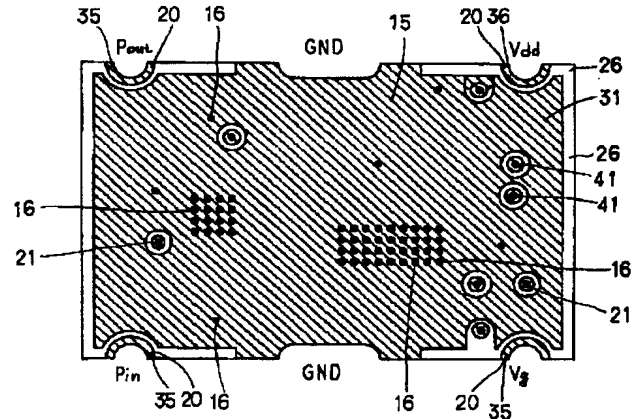
【図7】

図 7



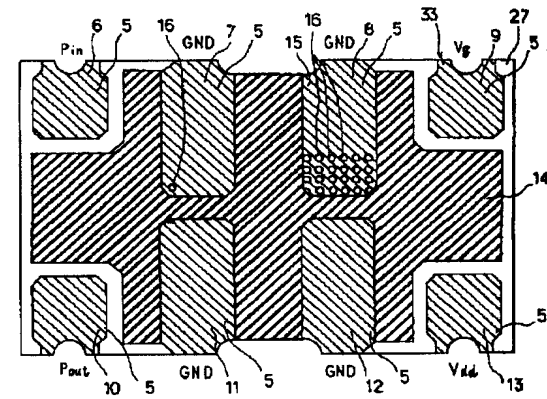
【図9】

図 9

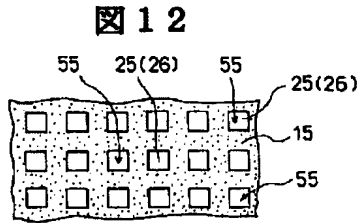


【図11】

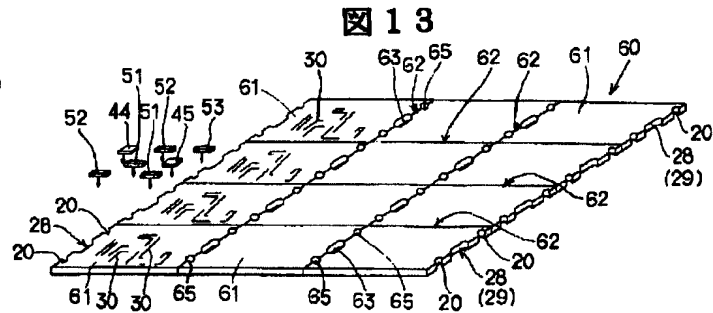
図 11



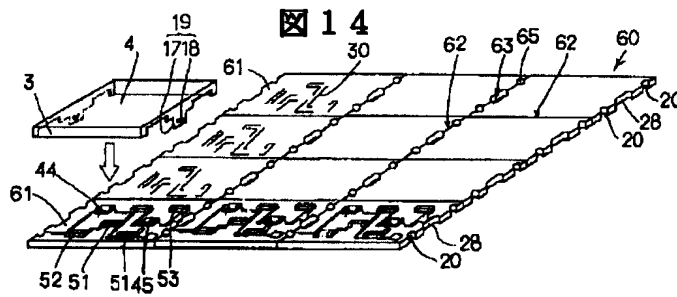
【図12】



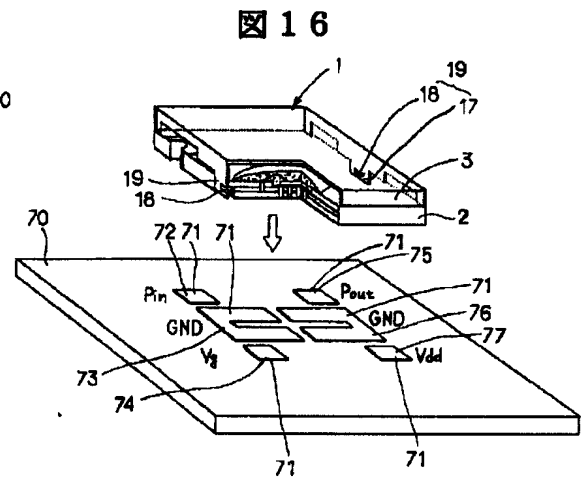
【図13】



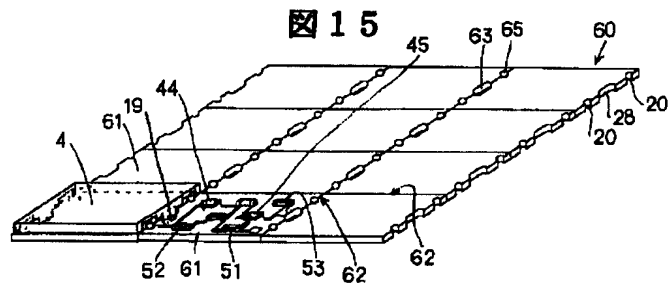
【図14】



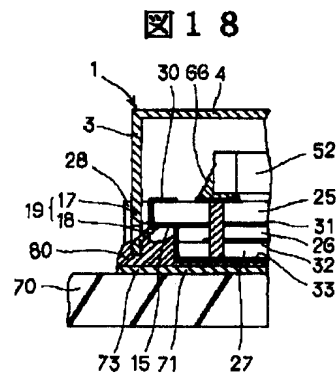
【図16】



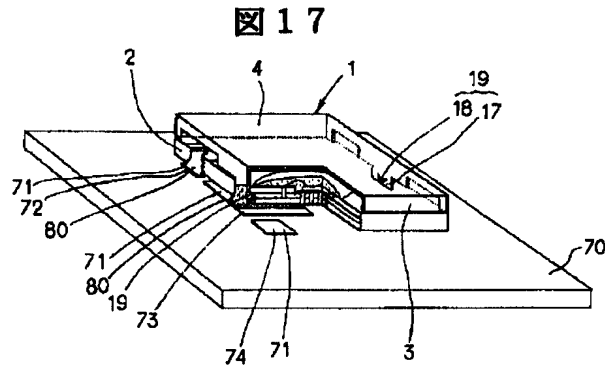
【図15】



【図18】



【図17】



フロントページの続き

(72)発明者 土屋 勝治
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体事業部内

(72)発明者 神代 岩道
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体事業部内

(72)発明者 菊池 栄
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体事業部内

(72)発明者 布川 康弘
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体事業部内

(72)発明者 遠藤 恒雄
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体事業部内

(72)発明者 安達 徹朗
埼玉県入間郡毛呂山町大字旭台15番地 日
立東部セミコンダクタ株式会社内

(72)発明者 須藤 一雄
埼玉県入間郡毛呂山町大字旭台15番地 日
立東部セミコンダクタ株式会社内

(72)発明者 渋谷 剛
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体事業部内

(72)発明者 丸山 昌志
東京都小平市上水本町五丁目22番1号 株
式会社日立マイコンシステム内

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 14 年 4 月 12 日（2002. 4. 12）

【公開番号】特開平 10-12808
 【公開日】平成 10 年 1 月 16 日（1998. 1. 16）
 【年通号数】公開特許公報 10-129
 【出願番号】特願平 8-159982
 【国際特許分類第 7 版】

H01L 25/04

25/18

【F I】

H01L 25/04

Z

【手続補正書】

【提出日】平成 13 年 12 月 18 日（2001. 12. 18）

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項 1】配線基板と、
 前記配線基板の主面に搭載された能動部品および受動部品と、
 前記配線基板の主面を覆うように前記配線基板に固定されたキャップと、
 前記配線基板の裏面に設けられた複数の電極端子とを有する混成集積回路装置であって、
 前記キャップは、該キャップに設けられた第 1 係止部を介して、前記配線基板に設けられた第 2 係止部に取り付けられていることを特徴とする混成集積回路装置。

【請求項 2】請求項 1 に記載の混成集積回路装置において、
 前記第 1 係止部と前記第 2 係止部とは、導電性の接合材で接続されていないことを特徴とする混成集積回路装置。

【請求項 3】請求項 1 または請求項 2 に記載の混成集積回路装置において、
 前記第 2 係止部は、前記配線基板の側面に設けられた窪み部分や前記配線基板の主面に設けられた孔部分で形成された引っ掛かり部で構成され、
 前記第 1 係止部は前記キャップの下面から突出し前記引っ掛かり部に引っ掛けられるフックで構成されていることを特徴とする混成集積回路装置。

【請求項 4】請求項 1 乃至請求項 3 のいずれか 1 項に記載の混成集積回路装置において、
 前記キャップおよび該キャップに設けられた前記フックはシールド体を形成するように表面または全体が導電体

で形成され、

前記フックは前記混成集積回路装置の前記電極端子を実装基板のランドに導電性の接合材の溶融によって固定する際、グランド用ランド部分に付着する接合材に接続されるように構成されていることを特徴とする混成集積回路装置。

【請求項 5】請求項 1 乃至請求項 4 のいずれか 1 項に記載の混成集積回路装置において、
 前記キャップの外周縁は前記配線基板の外周縁に一致または前記配線基板の外周縁よりも内側に位置していることを特徴とする混成集積回路装置。

【請求項 6】請求項 1 乃至請求項 5 のいずれか 1 項に記載の混成集積回路装置において、
 前記配線基板における所定の配線部分に、前記配線基板の厚さ方向に他の配線に接続されない導体によるインピーダンス素子が設けられていることを特徴とする混成集積回路装置。

【請求項 7】請求項 1 乃至請求項 6 のいずれか 1 項に記載の混成集積回路装置において、
 前記能動部品は半導体チップとして構成されており、
 前記半導体チップはその裏面にグランド電極が設けられており、
 前記グランド電極を介して前記配線基板の前記グランド配線に接続されていることを特徴とする混成集積回路装置。

【請求項 8】請求項 1 乃至請求項 7 のいずれか 1 項に記載の混成集積回路装置において、
 前記配線基板にはトランジスタを構成する半導体チップが回路的に多段に接続されて高周波パワーモジュールを構成していることを特徴とする混成集積回路装置。

【請求項 9】平面的に複数の配線基板形成部を有し、
 前記配線基板形成部の境界で分断される混成集積回路装置製造用の基板シートであって、
 前記配線基板形成部の領域内または境界部分には、混成集積回路装置を構成するキャップを前記配線基板形成部

に取り付けるために使用される係止部が設けられ、
前記配線基板形成部の主面には能動部品および受動部品を搭載する配線が設けられ、
前記配線基板形成部の裏面には外部電極となる電極端子が設けられていることを特徴とする基板シート。

【請求項 10】請求項 9 に記載の基板シートにおいて、
前記各配線基板形成部の回路は隣接する前記配線基板形成部との間で抵抗ループを構成しない回路構成になっていることを特徴とする基板シート。

【請求項 11】請求項 9 または請求項 10 に記載の基板シートにおいて、
前記配線基板形成部において、所定の配線部分に、前記配線基板の厚さ方向に他の配線に接続されない導体によるインピーダンス素子が設けられていることを特徴とする基板シート。

【請求項 12】主面に混成集積回路装置を固定するためのランドを有する実装基板と、
前記ランドに裏面の電極端子を介して重なる混成集積回路装置とを有し、
前記ランドと前記電極端子は導電性の接合材で固定されてなる電子装置であって、
前記混成集積回路装置は能動部品や受動部品を搭載した配線基板と、
前記能動部品や前記受動部品等を被うように前記配線基板の主面に固定されるキャップと、
前記配線基板の裏面に設けられた電極端子とを有し、
前記混成集積回路装置の前記キャップは該キャップに設けられた係止部を介して前記配線基板に設けられた係止部に取り付けられ、かつ前記キャップおよび該キャップに設けられる前記係止部はシールド体を形成すべく導電体で形成されているとともに、前記キャップの前記係止部は前記実装基板のグランド用のランド部分の接合材に接続されていることを特徴とする電子装置。

【請求項 13】請求項 12 に記載の電子装置において、
前記配線基板の前記係止部は前記配線基板の側面に設けられた窪み部分や前記配線基板主面に設けられた孔部分で形成された引っ掛かり部で構成され、

前記キャップの前記係止部は該キャップの下面から突出し前記引っ掛かり部に引っ掛けられるフックで構成されていることを特徴とする電子装置。

【請求項 14】請求項 12 または請求項 13 に記載の電子装置において、
前記配線基板における所定の配線部分に、前記配線基板の厚さ方向に他の配線に接続されない導体によるインピーダンス素子が設けられていることを特徴とする電子装置。

【請求項 15】請求項 12 乃至請求項 14 のいずれか 1 項に記載の電子装置において、
前記配線基板にはトランジスタを構成する半導体チップが回路的に多段に接続されて高周波パワーモジュールを構成していることを特徴とする電子装置。

【請求項 16】配線基板と、
前記配線基板の上に配置された半導体チップとを有する混成集積回路装置であって、
前記配線基板の厚さ方向に他の配線に接続されない導体によるインピーダンス素子が設けられ、
前記半導体チップの下部の前記配線基板にはサーマルビディアが設けられ、
前記半導体チップはレジンにより被覆されていることを特徴とする混成集積回路装置。

【請求項 17】配線基板とキャップとを有する混成集積回路装置であって、
前記配線基板と前記キャップとは導電性の接合材で接続されていないことを特徴とする混成集積回路装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正内容】

【0019】一方、VCO、DC/DCコンバータ等の高周波混成集積回路装置では、配線基板に直にキャップを取り付ける場合、半田による取り付けを行っているため、工数の増大から混成集積回路装置のコストの高騰を招いている。